

Docket No. 8733.495.00		IN THE UNITED STATES PATENT AND TRADEMARK OFFICE	
IN RE APPLICATION OF: Gee Sung CHAE		GAU:	TBA
SERIAL NO:	TBA	EXAMINER:	TBA
FILED:	December 19, 2001		
FOR:	IN-PLANE SWITCHING MODE LIQUID CRYSTAL DISPLAY DEVICE AND METHOD FOR MANUFACTURING THE SAME		
REQUEST FOR PRIORITY			
COMMISSIONER FOR PATENTS WASHINGTON, D.C. 20231			
SIR:			
<input type="checkbox"/> Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120 .			
<input type="checkbox"/> Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e) .			
<input checked="" type="checkbox"/> Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119 , as noted below.			
In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:			
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>	
KOREA	2000-81949	December 26, 2000	
Certified copies of the corresponding Convention Application(s)			
<input checked="" type="checkbox"/>	are submitted herewith		
<input type="checkbox"/>	will be submitted prior to payment of the Final Fee		
<input type="checkbox"/>	were filed in prior application Serial No. filed		
<input type="checkbox"/>	were submitted to the International Bureau in PCT Application Number. Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.		
<input type="checkbox"/>	(A) Application Serial No.(s) were filed in prior application Serial No. filed ; and		
<input type="checkbox"/>	(B) Application Serial No.(s)		
<input type="checkbox"/>	are submitted herewith		
<input type="checkbox"/>	will be submitted prior to payment of the Final Fee		
Date: <u>December 19, 2001</u>		Respectfully Submitted,	
		LONG ALDRIDGE & NORMAN LLP	
		<i>[Signature]</i> Reg. No. <i>P-50,015</i> Song K. Jung Registration No. 35,210	
Sixth Floor 701 Pennsylvania Avenue, N.W. Washington, D.C. 20004 Tel. (202) 624-1200 Fax. (202) 624-1298		Rebecca A. Goldman Registration No. 41,786	

J1011 U.S. PRO 10/020891



31011 U.S. PRO
10/020891
12/19/01

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 81949 호
Application Number

출원년월일 : 2000년 12월 26일
Date of Application

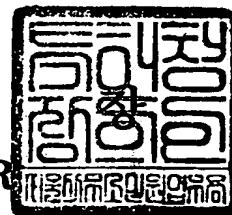
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)



2001 년 03 월 24 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0010
【제출일자】	2000. 12. 26
【국제특허분류】	G02F
【발명의 명칭】	횡전계방식 액정표시장치 및 그 제조방법
【발명의 영문명칭】	In-plane switching mode liquid crystal device and method for manufacturing the same
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김용인
【대리인코드】	9-1998-000022-1
【포괄위임등록번호】	1999-054732-1
【대리인】	
【성명】	심창섭
【대리인코드】	9-1998-000279-9
【포괄위임등록번호】	1999-054731-4
【발명자】	
【성명의 국문표기】	채기성
【성명의 영문표기】	CHAE, Gee Sung
【주민등록번호】	630125-1143617
【우편번호】	406-130
【주소】	인천광역시 연수구 동춘동 111동 한양1차아파트 607호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김용인 (인) 대리인 심창섭 (인)
【수수료】	
【기본출원료】	15 면 29,000 원
【가산출원료】	0 면 0 원

【우선권주장료】	0	건	0	원
【심사청구료】	8	항	365,000	원
【합계】	394,000		원	
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】**【요약】**

본 발명은 데이타전극(소스/드레인전극)용으로 저저항 금속재료의 사용을 가능하게 함으로써 광시야각 확보 및 고정세/대면적 액정표시장치에까지 응용 가능한 횡전계방식 액정표시장치 및 그 제조방법을 제공하기 위한 것으로, 본 발명에 따른 횡전계방식 액정표시장치는 오믹콘택층(Ohmic Contact Layer)위에 버퍼(Buffer)금속층이 증착되어 있는 것을 포함하는 것을 특징으로 한다.

【대표도】

도 3

【색인어】

버퍼금속, IPS

【명세서】**【발명의 명칭】**

횡전계방식 액정표시장치 및 그 제조방법{In-plane switching mode liquid crystal device and method for manufacturing the same}

【도면의 간단한 설명】

도 1은 종래기술에 따른 횡전계방식 액정표시장치의 구조단면도

도 2a 내지 도 2e는 종래기술에 따른 횡전계방식 액정표시장치의 제조방법을 설명하기 위한 공정단면도

도 3은 본 발명에 따른 횡전계방식 액정표시장치의 구조단면도

도 4a 내지 도 4e는 본 발명에 따른 횡전계방식 액정표시장치의 제조방법을 설명하기 위한 공정단면도

도면의 주요부분에 대한 부호의 설명

401 : 절연기관

402 : 게이트 전극

403 : 게이트 절연막

404 : 반도체막

405 : 오믹접촉막

406 : 버퍼층

407 : 신호전극

408, 409 : 소스/드레인 전극

410 : 보호막

411 : 공통전극

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <11> 본 발명은 디스플레이장치에 관한 것으로, 특히 횡전계방식(In-Plane Switching mode) 액정표시장치 및 그 제조방법에 관한 것이다.
- <12> 횡전계방식 액정표시장치는 트위스트 네마틱(Twist Nematic) 방식 액정표시장치의 큰 단점인 시야각이 좁다는 문제를 해결하기 위하여 개발되어져 온 광시야각을 갖는 액정표시장치이다. 이러한 횡전계방식 액정표시장치에서는 공통전극 및 화소전극이 동일 기판 상에 함께 형성되며, 상기 전극들 사이에서 발생하는 수평 전계에 의해 액정들이 구동됨으로써, 트위스트 네마틱 방식 액정표시장치보다는 더 큰 시야각을 갖게 된다.
- <13> 이하, 첨부된 도면을 참조하여 종래기술에 따른 액정표시장치의 구조 및 제조방법에 대해 설명하기로 한다.
- <14> 도 1은 종래기술에 따른 횡전계방식 액정표시장치의 구조단면도이다.
- <15> 도 1에 도시된 바와 같이, 절연기판(201) 위에 게이트전극(202)이 형성되고, 이 게이트 전극(202)을 덮도록 절연기판 상에 게이트절연막(203)이 형성되어 있다. 또, 게이트 절연막(203) 위에는 반도체막(204)이 형성되며, 이 반도체막(204) 위로 오믹 접촉막(ohmic contact layer)(205)이 형성된다. 그리고, 오믹 접촉막(205)과 게이트절연막(203) 위로 각각 소스전극(206)과 드레인 전극(207)이 적층되어 있으며, 드레인전극(207)과 게이트절연막(203) 위로 신호전극(208)이 형성되어 있다. 상기 신호전극 형성되어 있는 기판위로 보호막(209)이 적층되어 있으며, 상기 보호막(209) 상에 공통전극

(210)이 형성되어 있다.

<16> 도 1에 표시하는 종래기술에 따른 액정표시장치에 있어서, 일반적으로 게이트 절연막(203) 및 보호막(209)은 실리콘질화막으로 구성되며, 소스전극(206), 드레인전극(207) 및 게이트 전극(202)은 구리(Cu), 티타늄(Ti), 크롬(Cr)과 같은 도전성 금속재료로 구성된다.

<17> 상기와 같은 종래기술에 따른 횡전계방식 액정표시장치는 다음과 같은 제조공정을 통해 구현된다.

<18> 도 2a 내지 2e 는 종래기술에 따른 횡전계방식 액정표시장치의 제조방법을 설명하기 위한 공정단면도이다.

<19> 도 2a 에 도시된 바와 같이, 절연기판(201) 위에 도전성금속재료인 게이트 배선용 물질을 스퍼터링(Sputtering) 공정 등을 이용하여 증착한 후, 포토리소그래피 공정을 이용한 패터닝 공정으로 게이트전극(202)을 형성한다. 이어, 실리콘산화막 또는 실리콘질화막으로 구성된 게이트 절연막(203)과, 비정질 실리콘질의 반도체활성층(204)과 n형 불순물이 첨가된 비정질실리콘질의 오믹접촉막(Ohmic contact layer)(205)을 PECVD(Plasma Enhanced Chemical Vapor Deposition)공정으로 차례로 증착하여 형성한다.

<20> 도 2b에 도시된 바와 같이, 상기 게이트절연막(203) 위의 반도체활성층(204)과 오믹접촉막(205)을 선택적으로 패터닝 한다.

<21> 도 2c에 도시된 바와 같이, 상기 오믹콘택층 위에 크롬(Cr)과 같은 도전성금속재료인 데이터 배선용 물질을 스퍼터링 공정 등을 이용하여 증착한 후, 포토리소그래피 공정을 이용한 패터닝 공정으로 소스/드레인 전극(206,207) 형성하여 박막트랜지스터를 제조

한다.

<22> 도 2d에 도시된 바와 같이, 상기 드레인전극(207) 위에 과 신호전극(208)을 형성한다.

<23> 도 2e에 도시된 바와 같이, 상기요소가 적층되어 있는 기판위로 PECVD공정을 이용하여 보호막(209)을 증착시킨 후, 그 위에 ITO와 같은 도전성재료로 투명공통전극(210)을 형성하면 종래 기술에 따른 액정표시장치의 제조공정이 완료된다.

【발명이 이루고자 하는 기술적 과제】

<24> 그러나 상기와 같은 종래 횡전계방식 액정표시장치는 다음과 같은 문제점이 있었다

<25> 첫째, 데이터 전극을 신호전극으로 할당함으로써 신호전극이 화소영역내에서 일정한 공간을 점유하기 때문에 신호전극이 차지하는 면적 만큼의 개구율 저하를 초래한다.

<26> 둘째, 개구율 저하 문제를 해결하기 위해 신호전극을 투명전극으로 형성한 후, 데이터 전극과 연결하는 방법이 있으나, 이는 투명전극과 데이터 전극과의 식각선택비를 고려하지 않을 경우에는 투명전극을 패터닝하는 과정에서 데이터 전극까지도 식각되는 문제가 발생하여 소자의 신뢰성을 저하시키는 요인으로 작용한다.

<27> 셋째, 투명전극과 데이터 전극간의 식각선택비를 고려하여 상기 데이터 전극의 물질을 선택할 경우, 상기 식각선택비를 갖는 데이터 전극의 물질로서는 크롬 이외에는 안정성을 담보할 수 없으므로 데이터 전극 물질의 선택여유도를 확보할 수 없다.

<28> 또한, 크롬은 Al, Cu, Ag에 비해 전기전도도가 낮고 특히 해상도에 영향을 미치므로 고정세, 대면적의 횡전계방식 액정표시장치를 구현하는데는 한계가 있다.

<29> 본 발명은 이와 같은 문제점을 해결하기 위하여 안출한 것으로, 별도의 마스크의 추가 없이 휘도 및 개구율을 향상시킴으로써 고정세, 대면적 액정표시장치에까지 활용 가능한 횡전계방식 액정표시장치 및 그 제조방법을 제공하는데 목적이 있다.

【발명의 구성 및 작용】

<30> 상기 목적을 달성하기 위한 본 발명의 횡전계방식 액정표시장치는 절연기판 위에 증착되어 있는 게이트전극과, 상기 게이트전극을 덮도록 적층되어 있는 게이트절연막과, 이 게이트절연막 위에 차례로 적층되어 있는 반도체활성층과 오믹접촉막과, 상기 반도체활성층과 오믹접촉막을 덮도록 기판위에 적층되어 있는 버퍼(buffer)층과, 버퍼층 위에 증착된 소스/드레인전극과, 상기 드레인전극과 연결된 신호전극용 투명전도막과, 상기 신호전극용 투명전도막이 형성된 기판 전면위에 증착되어 있는 보호막과, 상기 보호막 상에 형성되어 있는 투명공통전극을 포함하여 구성되어 있으며, 본 발명의 횡전계방식 액정표시장치의 제조방법은 상기 절연기판위에 게이트전극, 게이트절연막, 반도체활성층, 오믹접촉막이 차례로 적층된 기판위에 버퍼금속을 선택적으로 패터닝하여 증착하는 공정과, 게이트절연막과 버퍼층에 걸쳐 신호전극용 투명전도막을 증착하는 공정과, 버퍼층 위에 신호전극용 투명전도막과 전기적으로 연결되도록 소스/드레인전극을 증착하는 공정을 포함하는 것을 특징으로 한다.

<31> 이와 같은 본 발명의 횡전계방식 액정표시장치는 오믹콘택트층위에 버퍼금속을 증착함으로써 소스/드레인전극과 투명전도막의 식각선택성을 부여함과 동시에 소스/드레인전극과 오믹콘택트층의 화학반응을 방지하는 것을 특징으로 한다.

<32> 이하 도면을 참조하여 본 발명에 따른 횡전계방식 액정표시장치와 그 제조방법을 상세히 설명한다.

- <33> 도 3은 본 발명에 따른 횡전계방식 액정표시장치의 구조단면도이다.
- <34> 도 3에 도시된 바와 같이, 절연기판(401) 위에 같은 저저항금속재료의 게이트전극(402)이 형성되고, 이 게이트 전극을 덮도록 절연기판 상에 실리콘질화막 또는 실리콘 산화막질의 게이트절연막(403)이 형성되어 있다. 또, 비정질 실리콘질(a-Si)의 반도체활성층(404)과 n형 불순물이 첨가된 비정질실리콘질(a-Si:n+)의 오믹접촉막(Ohmic contact layer)(405)이 차례로 형성된다. 그리고, 상기 오믹접촉막(405) 위로 Ti 재질의 버퍼(buffer)금속막(406)이 증착된다. 상기 버퍼금속막(406)과 게이트절연막(403) 위로 신호전극용 투명전극(407)이 증착되어 패터닝되며, 상기 투명전극이 적층되어 있는 기판 위로 소스/드레인전극(408,409)이 적층되어 있다. 상기 소스/드레인전극 형성되어 있는 기판위로 보호막(410)이 증착되며, 상기 보호막 상에 투명공통전극(411)이 형성되어 있다.
- <35> 이때, 상기 게이트전극(402)의 재질은 알루미늄(Al), 구리(Cu) 또는 은(Ag) 중 어느 하나이다.
- <36> 도 4a 내지 도 4e는 본 발명에 따른 횡전계방식 액정표시장치의 제조방법을 설명하기 위한 공정단면도이다.
- <37> 도 4a 에 도시된 바와 같이, 절연기판(401) 위에 Al, Cu, Ag 중 어느 하나인 도전성금속재료인 게이트 배선용 물질을 스퍼터링(Sputtering) 공정 등을 이용하여 증착한 후, 포토리소그래피 공정을 이용한 패터닝 공정으로 게이트전극(402)을 형성한다. 이어, 실리콘산화막 또는 실리콘질화막으로 구성된 게이트 절연막(403)과, 반도체활성층(404)과 오믹접촉막(Ohmic contact layer)(405) 및 Ti 재질의 버퍼금속층을 PECVD(Plasma Enhanced Chemical Vapor Deposition)공정으로 차례로 증착하여 형성한다. 이때, 상기 버퍼층은 버퍼층상에 형성될 Al, Cu, Ag 와 같은 저저항금속재료질의 데이터전극과 n형

불순물이 첨가된 비정질실리콘질의 오믹접촉막과의 화학반응을 방지하는 역할을 한다.

<38> 도 4b에 도시된 바와 같이, 상기 게이트절연막(403) 위의 반도체활성층(404)과 오믹접촉막(405) 및 버퍼금속층(406)을 선택적으로 패터닝한다.

<39> 도 4c에 도시된 바와 같이, 상기 버퍼금속층(406) 위에 ITO와 같은 도전성물질인 신호전극용 투명전도막을 스퍼터링 공정 등을 이용하여 증착하여 신호전극(407)을 형성한다.

<40> 도 4d에 도시된 바와 같이, 상기 버퍼금속층(406) 위에 신호전극용 투명전극(407)과 연결되도록 Al, Cu, Ag 중 어느 하나인 저저항금속재료의 소스/드레인전극(408,409)을 증착, 패터닝한다.

<41> 도 4e에 도시된 바와 같이, 상기요소가 적층되어 있는 기판위로 PECVD공정을 이용하여 보호막(410)을 증착시킨 후, 그 위에 ITO와 같은 도전성재료로 투명공통전극(411)을 형성하면 본 발명에 따른 액정표시장치의 제조공정이 완료된다.

【발명의 효과】

<42> 이상 설명한 바와 같이, 본 발명의 횡전계방식 액정표시장치와 그 제조방법은 다음과 같은 효과가 있다.

<43> 본 발명의 횡전계방식 액정표시장치는 별도의 마스크의 추가 없이 휘도 및 개구율을 향상시킬 수 있는 것으로, 오믹콘택트층위에 Ti 재질의 버퍼층을 증착함으로써 소스/드레인전극과 투명전도막의 식각선택성을 부여하고, 동시에 소스/드레인전극과 오믹콘택트층의 화학반응을 방지한다. 따라서 Al, Cu, Ag 와 같은 저저항금속재료의 소스/드레인

전극으로의 활용이 가능하게 됨으로 고정세/대면적의 액정표시장치에까지 활용영역이 넓어진다.

【특허청구범위】**【청구항 1】**

절연기판상에 형성된 게이트 전극;

상기 게이트 전극을 포함한 기판 전면에 형성된 게이트 절연막;

상기 게이트 절연막상에 적층된 반도체층 및 오믹접촉막;

상기 오믹접촉막상에 형성된 버퍼층;

상기 버퍼층과 연결된 신호전극용 투명전도막;

상기 투명전도막과 연결되며 상기 버퍼층상에 형성된 데이터 전극;

상기 데이터 전극상에 형성된 보호막 및 상기 보호막상에 형성된 공통전극을 포함하여 구성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 2】

제 1항에 있어서, 상기 버퍼층은 Ti로 구성된 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 3】

제 1항에 있어서, 상기 데이터 전극은 저저항금속으로 구성된 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 4】

제 3항에 있어서, 상기 저저항 금속은 Al, Cu, Ag를 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 5】

제 1항에 있어서, 상기 신호전극용 투명전도막은 상기 버퍼층과 연결되어 상기 게이트 절연막의 상부까지 연장된 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 6】

절연기판상에 게이트 전극을 형성하는 공정;

상기 게이트 전극을 포함한 기판 전면에 게이트 절연막을 형성하는 공정;

상기 게이트 절연막상에 반도체층 및 오믹접촉막 및 버퍼층을 순차적으로 적층한 후 패터닝하는 공정;

상기 버퍼층과 연결된 신호전극용 투명전도막을 형성하는 공정;

상기 투명전도막과 연결되며 상기 버퍼층상에 데이터 전극을 형성하는 공정;

상기 데이터 전극상에 보호막에 의해 절연되는 공통전극을 형성하는 공정을 포함하여 이루어지는 것을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 7】

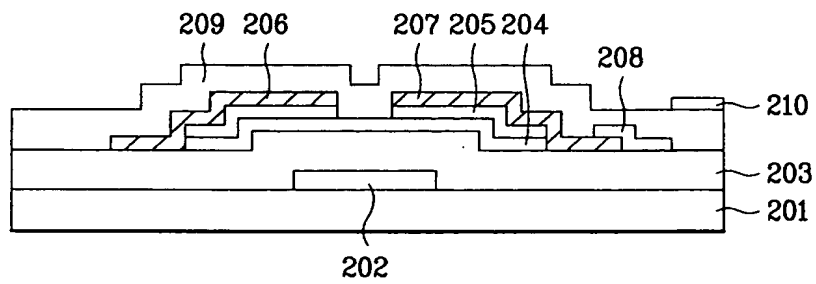
제 6항에 있어서, 상기 버퍼층은 Ti로 형성하는 것을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 8】

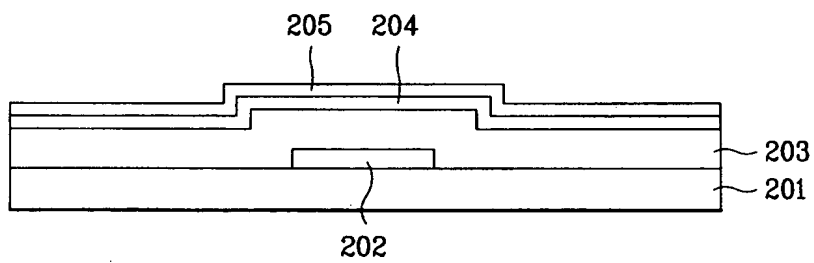
제 6항에 있어서, 상기 데이터 전극은 Al, Cu, Ag와 같은 저저항 금속으로 형성하는 것을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【도면】

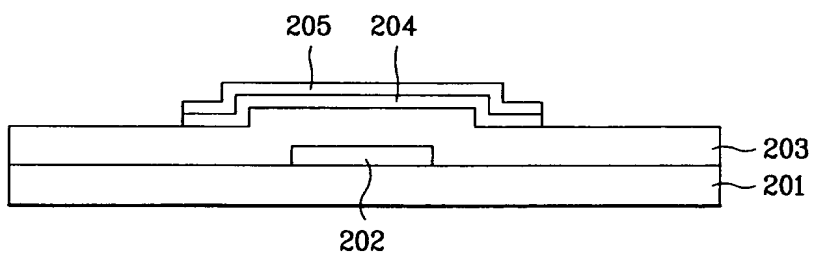
【도 1】



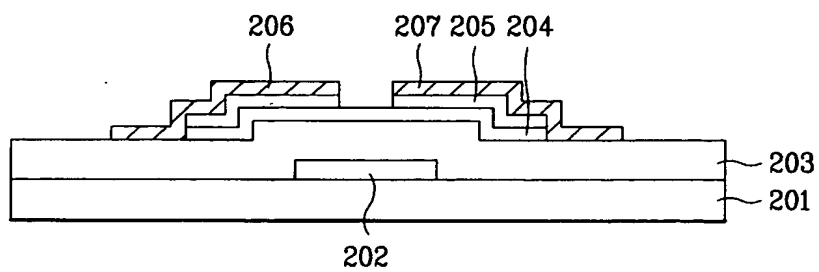
【도 2a】



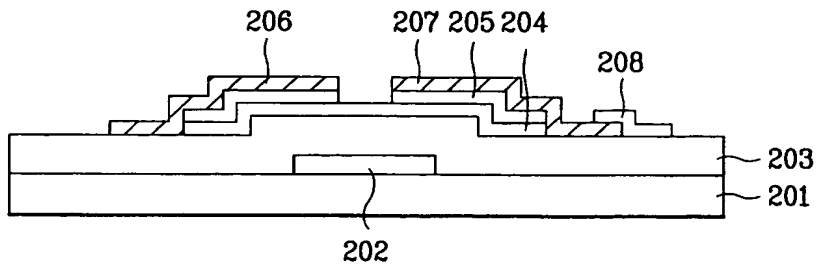
【도 2b】



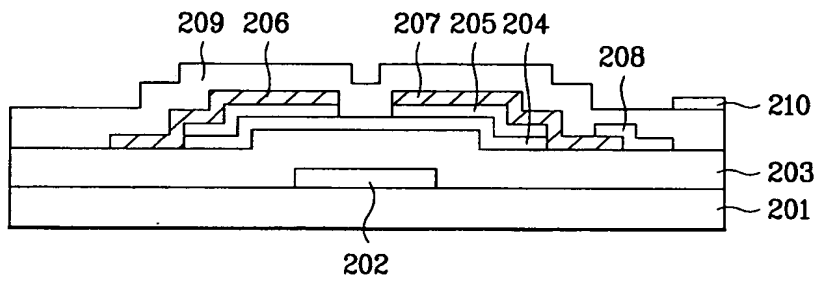
【도 2c】



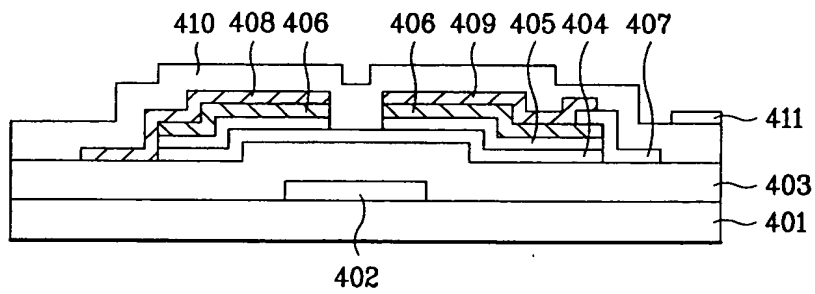
【도 2d】



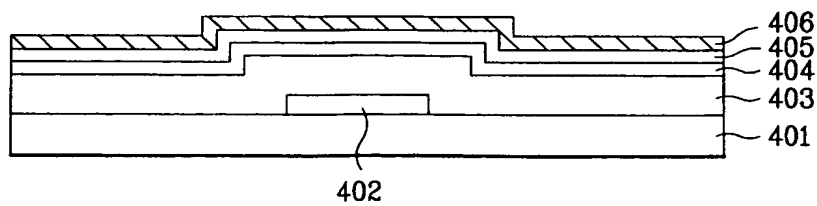
【도 2e】



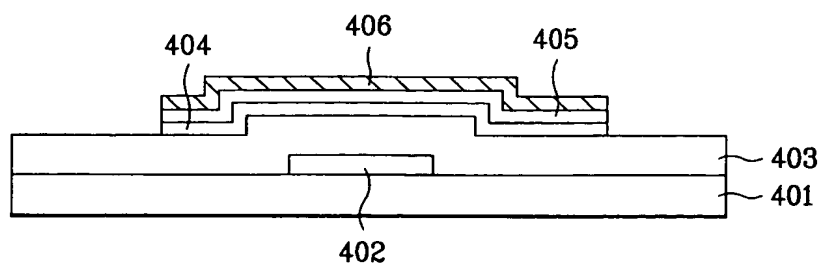
【도 3】



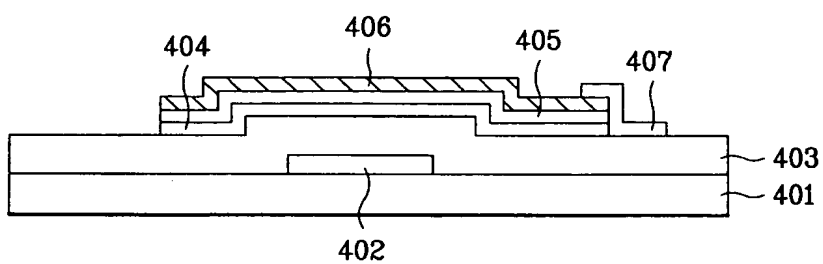
【도 4a】



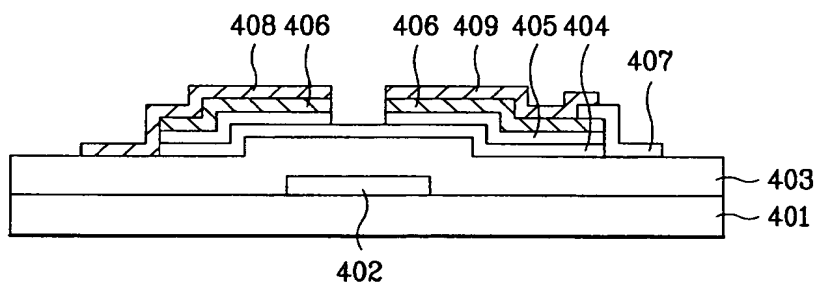
【도 4b】



【도 4c】



【도 4d】



【도 4e】

